



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09331031 A**(43) Date of publication of application: **22.12.97**

(51) Int. Cl. **H01L 27/10**
G11C 11/22
H01L 27/04
H01L 21/822
H01L 27/108
H01L 21/8242

(21) Application number: **08150946**(22) Date of filing: **12.06.96**(71) Applicant: **NEC CORP**(72) Inventor: **HASE TAKU**

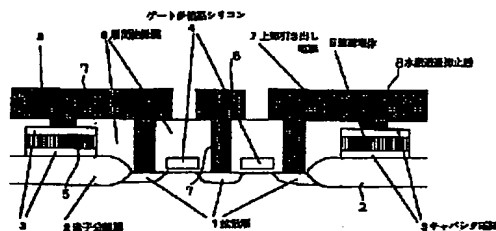
(54) **SEMICONDUCTOR INTEGRATED CIRCUIT
 EMPLOYING DIELECTRIC AND ITS FABRICATION**

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent the residual polarization, the insulation characteristics and the dielectric constant of a dielectric from deteriorating in one fabrication step of semiconductor integrated circuit employing an oxide dielectric, i.e., a heat treatment step in an atmosphere containing hydrogen, while enhancing the reliability of an element in simplified steps.

SOLUTION: In the semiconductor integrated circuit employing a dielectric, a layer 8 for inhibiting permeation of hydrogen in order to avoid contact of the dielectric with hydrogen has a composition principally comprising an aluminum oxide or nitride. An aluminum oxide or an aluminum nitride as the hydrogen permeation inhibiting layer 8 exhibits excellent hydrogen permeation inhibiting power and it can be formed easily through plasma processing or heat treatment.

COPYRIGHT: (C)1997,JPO



〈49〉公開日 平成9年(1997)12月22日

(51)Int.Cl. ^a	識別記号	序内整理番号	FI	技術表示箇所
H01L 27/10	451		H01L 27/10	451
G11C 11/22			G11C 11/22	
H01L 27/04			H01L 27/04	C
21/822			27/10	651
27/108				

審査請求 有 請求明の数 7 OL (全 8 頁) 最終頁に続く

(21)出願番号 特願平8-150948

(22)出願日 平成8年(1996)6月12日

(71) 出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 長谷 卓
東京都港区芝五丁目7番1号 日本電気株式
会社社内

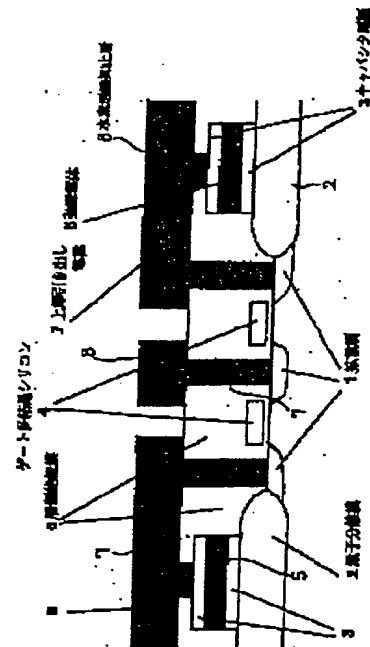
(74) 代理人 弁理士 菅野 中

(54) 【発明の名称】 強誘電体を用いた半導体集積回路とその製造方法

(57) 【要約】

【課題】 従来の技術よりも簡略化された工程で素子の信頼性の向上を図りつつ、酸化不純物誘電体を用いた半導体集積回路の作製工程の一つである水素を含む雰囲気下での熱処理工程での、強誘電体の残留分極、絶縁特性、比誘電率の劣化を防止する。

【解決手段】 強誘電体を用いた半導体集積回路において、強誘電体の水素との接触を避けるための水素の透過を抑止する性質を持つ層8がアルミニウムの酸化物もしくは窒化物を中心とする組成で形成されている。水素透過抑止層8としての酸化アルミニウム若しくは窒化アルミニウムが優れた水素透過抑止能力をもち、しかも、これらはプラズマ処理または熱処理することにより容易に形成することができる。



【特許請求の範囲】

【請求項1】 水素透過抑止層を有する強誘電体を用いた半導体集積回路であって、

水素透過抑止層は、強誘電体の水素との接触を避けるための水素の透過を抑止する性質を有し、アルミニウムの酸化物もしくは窒化物を含む組成で形成された層であることを特徴とする強誘電体を用いた半導体集積回路。

【請求項2】 前記水素透過抑止層は、アルミニウムもしくはアルミニウムとSi、Cuなどの合金で形成された半導体集積回路の引き出し電極の上部に形成されたものであることを特徴とする請求項1に記載の強誘電体を用いた半導体集積回路。

【請求項3】 強誘電体を含む素子に、その上部のみを覆うアルミニウムの酸化物もしくは窒化物が存在していることを特徴とする請求項2に記載の強誘電体を用いた半導体集積回路。

【請求項4】 強誘電体を含む素子は、該素子の各電極と対応する引き出し電極との電気的接触をとる部分を除いて前記水素透過抑止層に覆われていることを特徴とする請求項1、2、又は3に記載の強誘電体を用いた半導体集積回路。

【請求項5】 アルミニウムもしくはアルミニウムにSi、Cuなどを添加した合金を引き出し電極に用い、酸素もしくは窒素を含まない雰囲気で所望の厚さだけを成膜し、引き続いて酸素もしくは窒素を含む雰囲気中で所望の厚さだけ成膜することにより、引き出し電極と水素透過抑止層を一括して作製することを特徴とする請求項2、3に記載の強誘電体を用いた半導体集積回路の製造方法。

【請求項6】 アルミニウムもしくはアルミニウムにSi、Cuなどを添加した合金を活性な酸素もしくは窒素を含むプラズマに曝すことで元の合金の一部を酸化、もしくは窒化することにより形成することを特徴とする請求項2、3、4に記載の強誘電体を用いた半導体集積回路の製造方法。

【請求項7】 アルミニウムもしくはアルミニウムにSi、Cuなどを添加した合金を酸素もしくは窒素雰囲気中で熱処理することで元の合金の一部を酸化、もしくは窒化することにより形成することを特徴とする請求項2、3、4に記載の強誘電体を用いた半導体集積回路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、強誘電体を用いた半導体集積回路とその製造方法に関する。

【0002】

【従来の技術】酸化物強誘電体を含む集積回路では、還元雰囲気中の熱処理により酸化物強誘電体の還元が起こり、リーク電流が増大する、比誘電率が低下する、残留分極値が減少するなど、強誘電体の特性が劣化するた

め、強誘電体と還元雰囲気との接触をなくす必要があった。

【0003】そのための技術として、たとえば特開平4-102367号公報に示されるように水素の透過を抑止する層8を上部電極7の形成後に層間膜9を挟んで素子全面に形成する方法（図7）や、特開平7-111318号公報に示されるように強誘電体5を含む素子のみを水素の透過を抑止する層8で覆う方法（図8）などが報告されている。また図7及び図8において、1は拡散層、2は素子分離膜、3はキャパシタ電極、4はゲート多結晶シリコン、6は層間絶縁膜である。

【0004】

【発明が解決しようとする課題】しかしながら、従来法では、次のような欠点があった。特開平4-102367号公報に示される方法では、窒化チタンを基本的な組成とする水素透過抑止層は、その水素バリア性が不完全であり、強誘電体の劣化を完全に抑制することができない。

【0005】また水素透過抑止層が素子全面に存在するため、MOSトランジスタのしきい値制御のための水素アロイ工程においてもMOS界面に水素が達せず、その結果MOSトランジスタの特性のばらつきが大きくなり、信頼性が劣化してしまう。

【0006】また特開平7-111318号公報に示される方法では、チタンや、シリコンなどの窒化物を基本的な組成とする水素バリア膜は、水素バリア性が不完全であることに加えて、強誘電体を含む素子に少なくとも2層以上の水素透過抑止層を付け加える必要があるため、作製工程が増え、素子の良品率が低下してしまう。

【0007】本発明の目的は、強誘電体の残留分極、絶縁特性、比誘電率の劣化を防止する強誘電体を用いた半導体集積回路とその製造方法を提供することにある。

【0008】

【課題を解決するための手段】前記目的を達成するため、本発明に係る強誘電体を用いた半導体集積回路は、水素透過抑止層を有する強誘電体を用いた半導体集積回路であって、水素透過抑止層は、強誘電体の水素との接触を避けるための水素の透過を抑止する性質を有し、アルミニウムの酸化物もしくは窒化物を含む組成で形成された層である。

【0009】また、前記水素透過抑止層は、アルミニウムもしくはアルミニウムとSi、Cuなどの合金で形成された半導体集積回路の引き出し電極の上部に形成されたものである。

【0010】また、強誘電体を含む素子に、その上部のみを覆うアルミニウムの酸化物もしくは窒化物が存在しているものである。

【0011】また、強誘電体を含む素子は、該素子の各電極と対応する引き出し電極との電気的接触をとる部分を除いて前記水素透過抑止層に覆われているものである。

る。

【0012】また、本発明に係る強誘電体を用いた半導体集積回路の製造方法は、アルミニウムもしくはアルミニウムにSi、Cuなどを添加した合金を引き出し電極に用い、酸素もしくは窒素を含まない雰囲気で所望の厚さだけを成膜し、引き続いて酸素もしくは窒素を含む雰囲気中では所望の厚さだけ成膜することにより、引き出し電極と水素透過抑止層を一括して作製するものである。

【0013】また、本発明に係る強誘電体を用いた半導体集積回路の製造方法は、アルミニウムもしくはアルミニウムにSi、Cuなどを添加した合金を活性な酸素もしくは窒素を含むプラズマに晒すことで元の合金の一部を酸化、もしくは窒化することにより形成するものである。

【0014】また、本発明に係る強誘電体を用いた半導体集積回路の製造方法は、アルミニウムもしくはアルミニウムにSi、Cuなどを添加した合金を酸素もしくは窒素雰囲気中で熱処理することで元の合金の一部を酸化、もしくは窒化することにより形成するものである。

【0015】

【作用】本発明による半導体集積回路では、水素透過抑止層として酸化アルミニウムもしくは窒化アルミニウムを主成分とした材料を用いる。これは、アルミニウムの酸化物もしくは窒化物が優れた水素透過抑止能力を持っており、かつ金属アルミニウムを主成分とする合金を、酸素もしくは窒素を含む雰囲気中でプラズマ処理または熱処理することにより容易に形成できるためである。

【0016】またアルミニウムを主成分とする合金は、引き出し電極材料として広く半導体集積回路に用いられており、引き出し電極を直接プラズマ処理することにより表面に酸化アルミニウムや窒化アルミニウムを形成でき、水素透過抑止層の形成工程を簡略化することができるのも理由の一つである。

【0017】水素透過抑止層は引き出し電極上に設けるが、MOS界面が存在する素子の直上では水素透過抑止層が存在しないため、MOS界面のしきい値制御のための水素アロイ工程では、MOS界面に水素が到達でき、素子のばらつきを抑えることが可能で、かつ、この水素透過抑止層がない部分の直下には、強誘電体を含む素子が存在しないことから強誘電体を含む素子の強誘電特性や絶縁特性の劣化はない。

【0018】また、強誘電体を含む素子を直接水素透過抑止層で覆う構造でないため、強誘電体素子の作製工程が容易で素子の信頼性が向上する。必要ならば、強誘電体に直接接続されている電極と引き出し電極との接続部分を除いて、強誘電体を含む素子を絶縁性の水素透過抑止層で覆うことが可能である。この場合は特開平7-111318号公報に示される例に比べて導電性の水素透過抑止層を作製する必要がなく、やはり工程の削減が可能である。

【0019】

【発明の実施の形態】以下、本発明の実施形態を図により説明する。

【0020】（実施形態1）図1は、本発明による強誘電体を含む半導体集積回路の一例である強誘電体メモリセル構造を示す断面図である。図1において、強誘電体5としてジルコン酸チタン酸鉛薄膜が白金のキャパシタ電極3に挟まれた薄膜キャパシタの形で組み込まれており、層間膜6上にこのキャパシタの上部引き出し電極7が存在し、さらにそれを覆うようにして窒化アルミニウムの水素透過抑止層8が形成されている。

【0021】水素透過抑止層8としての窒化アルミニウム層は、窒素を含む雰囲気ガス中で金属アルミニウムをスパッタすることによって作製した。また図1において、1は拡散層、2は素子分離膜、4はゲート多結晶シリコンである。

【0022】トランジスタの直上にキャパシタは存在しないようなセルレイアウトがなされており、トランジスタ直上の水素透過抑止層8は除去されている。このセルと同様のキャパシタを2000個並列に接続した容量に水素透過抑止層8として窒化アルミニウム層を上部引き出し電極7上に形成したものと、窒化アルミニウム層がない同じ容量を、 $H_2/N_2=1/1$ 雰囲気中で400℃熱処理した後にP-Eヒステリシス特性、リーク電流特性を測定した結果が図2である。

【0023】窒化アルミニウム層の内容量では、ヒステリシス曲線が常電極体に近い形になり、リーク電流も増大する。一方、窒化アルミニウム層が存在する場合には、熱処理前に近いヒステリシス曲線が得られ、リーク電流特性もほとんど変化がなく、窒化アルミニウム層が水素透過抑止層8として機能していることがわかる。

【0024】さらに上記の構造のセルそのものを $H_2/N_2=1/1$ 雰囲気中で400℃熱処理した後のトランジスタの閾値電圧の分布を図3に示す。熱処理後は閾値のばらつきが小さくなっており、この構造で水素中での熱処理の閾値分布抑制効果が確認できた。

【0025】同時にセルのメモリ動作の試験を行った結果、信号電圧の大きさから水素中での熱処理以前に比べて残留分極値の劣化が10%以下であることを確認した。10%弱の劣化は水素透過抑止層8の下側にわずかに水素が回り込んだ影響であると推定できる。

【0026】（実施形態2）図4は、本発明の実施形態2を示す断面図である。図4に示す本発明の実施形態2は、実施形態1に示した構造に、セルキャパシタの各電極と対応する引き出し電極との電氣的接触をとる部分を除いた部分を覆う水素透過抑止層8を付け加えた構造としたものである。

【0027】セルを覆う部分の水素透過抑止層8は窒化アルミニウム層であり、窒素を含む雰囲気ガス中で金属アルミニウムをスパッタすることによって作製した。

【0028】このセル構造の $H_2/N_2=1/1$ 雰囲気中で 400°C 熱処理した後のメモリ動作試験では、信号電圧の劣化はほとんどなく、実施形態1で見られた水素の回り込み効果も抑制できることを示唆している。

【0029】(実施形態3)図1に示されるようなセルを作製する場合、上部引き出し電極7上の水素透過抑止層8を上部引き出し電極7の成膜時に一括して作成することも可能である。上部引き出し電極7は、一般的にアルミニウムもしくはアルミニウムにSi, Cuなどを添加した合金が用いられるため、導電性を必要とする上部引き出し電極7の作製時は成膜雰囲気に不活性ガスを用い、引き続き水素透過抑止層8の成膜時には、成膜雰囲気に不活性ガスのほかに窒素や酸素などの窒化、酸化に必要なガスを添加することにより、上部引き出し電極7上に窒化アルミニウムもしくは酸化アルミニウムを含む層が形成される。

【0030】例えば、スパッタ法でAl-Si-Cuターゲットを用いる場合は、まずAr100%雰囲気下で成膜を行い、900nmの上部引き出し電極を作製した後、雰囲気ガスをAr/ $N_2=30/70$ として同じターゲットでスパッタリングを行い、100nmの窒化アルミニウム層を作製した。

【0031】このように作製されたセルを $H_2/N_2=1/1$ 雰囲気中で 400°C 熱処理した後のメモリ動作試験では、信号電圧の大きさから実施形態1に示されたセルと同等の特性、すなわち水素中での熱処理後以前に比べて残留分極値の劣化が10%以下であることを確認した。

【0032】(実施形態4)水素透過抑止層8を、金属アルミニウム層を窒素プラズマ処理して作成することも可能である。上部引き出し電極7のアルミニウムを作製した後、 300°C でAr/ $N_2=1/1$ のECRプラズマ中で30分間処理することにより得られた試料の深さ方向組成分析結果を図5に示す。窒素の組成比は一定ではないが、表面から約150nmまでの深さで窒素が検出されている。

【0033】このように作製されたセルを $H_2/N_2=1/1$ 雰囲気中で 400°C 熱処理した後のメモリ動作試験では、信号電圧の大きさから実施形態1に示されたセルと同等の特性、すなわち水素中での熱処理後以前に比べて残留分極値の劣化が10%以下であることを確認した。

【0034】(実施形態5)水素透過抑止層8を、金属アルミニウム層を酸素または窒素中で熱処理して作成することも可能である。上部引き出し電極7のアルミニウムを作製した後、急速加熱処理装置を用いて 700°C で10秒間 $N_2=100\%$ 中で熱処理することにより得られた試料の深さ方向組成分析結果を図6に示す。

【0035】実施形態4の場合と同様に窒素の組成比は一定ではないが、表面から約250nmまでの深さで窒

素が検出されている。このように作製されたセルを $H_2/N_2=1/1$ 雰囲気中で 400°C 熱処理した後のメモリ動作試験では、信号電圧の大きさから実施形態1に示されたセルと同等の特性、すなわち水素中での熱処理以前に比べて残留分極値の劣化が10%以下であることを確認した。

【0036】なお、以上の実施形態では水素透過抑止層として窒化アルミニウムを用いた例を述べたが、同様の効果は、水素透過抑止層を酸化アルミニウム、酸化窒化アルミニウムとしても得られており、これらの材料を水素透過抑止層として用いることを制限するものではない。水素透過抑止層の膜厚に関しても、およそ10nm以上存在すれば、水素透過抑止効果を示すことがわかっている。また水素透過抑止層の成膜法も実施形態中で述べたスパッタ法に限定されず、CVD法、塗布法などを用いることが可能である。

【0037】

【発明の効果】以上のように本発明によれば、酸化物強誘電体を用いた半導体集積回路の作製工程の一つである水素を含む雰囲気下での熱処理工程での、強誘電体の残留分極、絶縁特性、比誘電率の劣化を防止することができる。

【0038】また本発明は、従来の技術よりも工程が簡略化されており、素子の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明による半導体集積回路素子の構造を示す断面図である。

【図2】本発明による水素透過抑止層の有無による誘電特性及び絶縁特性を示す図である。

【図3】本発明によるセルトランジスタの水素熱処理前後の閾値電圧分布を示す図である。

【図4】本発明による半導体集積回路素子の構造を示す断面図である。

【図5】本発明による水素透過抑止層の組成分析結果を示す図である。

【図6】本発明による水素透過抑止層の組成分析結果を示す図である。

【図7】従来法の半導体集積回路素子の構造を示す断面図である。

【図8】従来法の半導体集積回路素子の構造を示す断面図である。

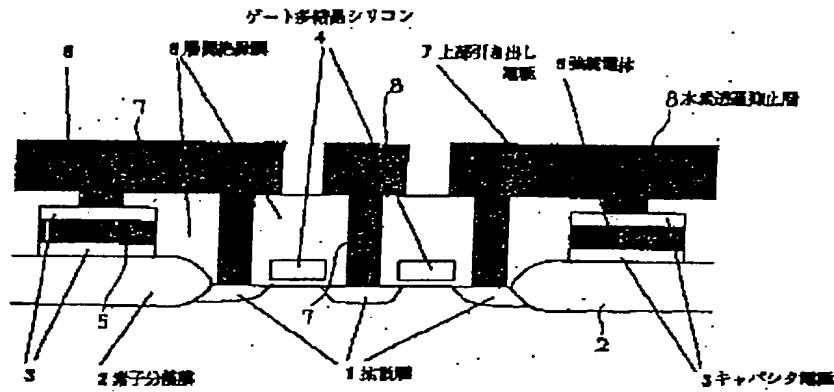
【符号の説明】

- 1 拡散層
- 2 素子分離膜
- 3 キャパシタ電極
- 4 ゲート多結晶シリコン
- 5 強誘電体
- 6 層間絶縁膜
- 7 上部引き出し電極

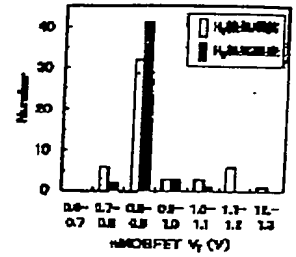
8 水素透過抑制層

9 層間膜

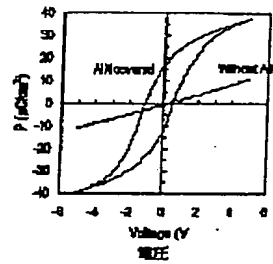
【図1】



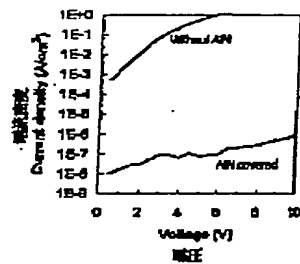
【図3】



【図2】

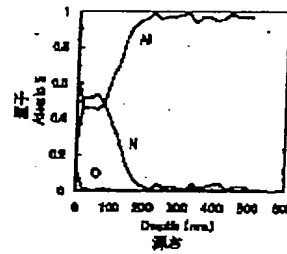


(a) ヒステリシス曲線

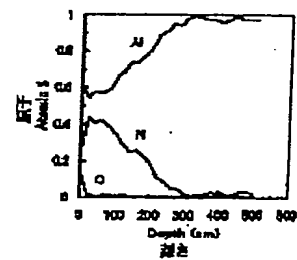


(b) ワーク電流特性

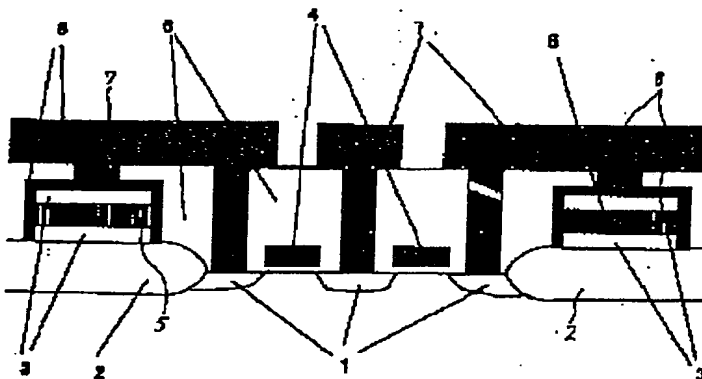
【図5】



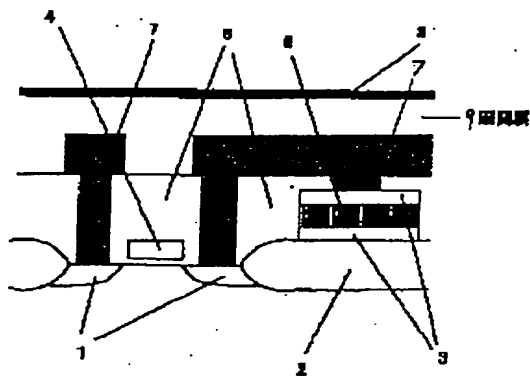
【図6】



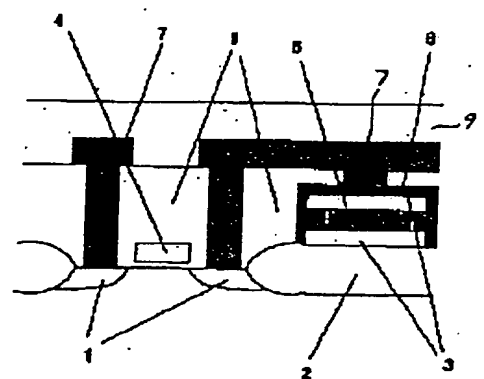
【図4】



【図7】



【図8】



フロントページの続き

(51)Int.C1.6
H01L 21/8242

識別記号 庁内整理番号

F I

技術表示箇所